

Fabrication SOI <111>

Damien Bordel

Task 4: SUBSTRATE PATTERNING AND SITE CONTROLLED CATALYST ON SOI WAVEGUIDE

- **T4.1 : Catalyst patterning on Si (or STO/Si) and on SiO₂ /Si (or SiO₂ / STO/Si) (LTM-INL)**

T4.1.1 Catalyst patterning on full sheet Si (or STO/Si) substrates (LTM)

T4.1.2 Catalyst patterning on SiO₂ /Si (or SiO₂ /STO/Si) (INL + LTM)

- **T4.2: Catalyst patterning on SOI waveguides (CEA, LTM)**

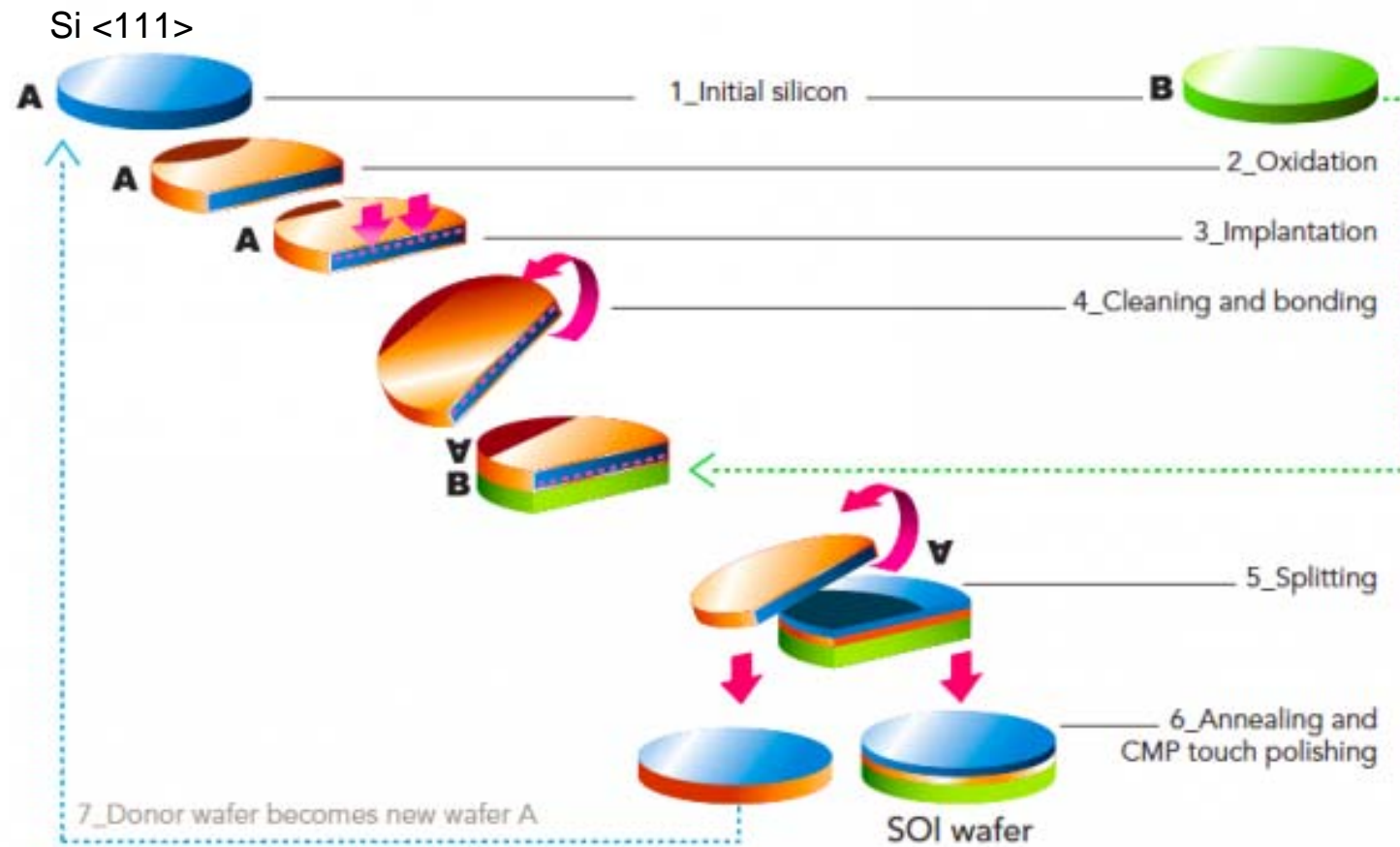
T4.2.1 SOI waveguides (CEA)

T4.2.2 Catalyst patterning on SOI waveguides (CEA + LTM)

Fabrication des SOI

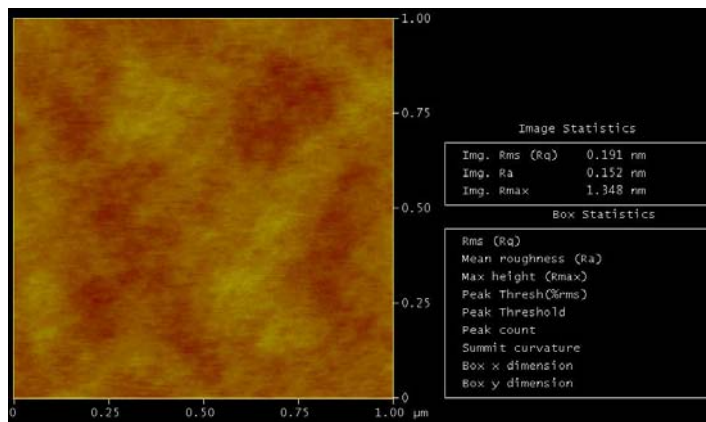
- **SOI <100> (Soitec) fourni à l'INL**
- **Fabrication de SOI <111> par technologie Smart-Cut**
 - Substrat non fabriqué par SOITEC
 - Besoin de développement pour fabrication SOI <111> au LETI (procédé non standard)

Procédé smart-cut



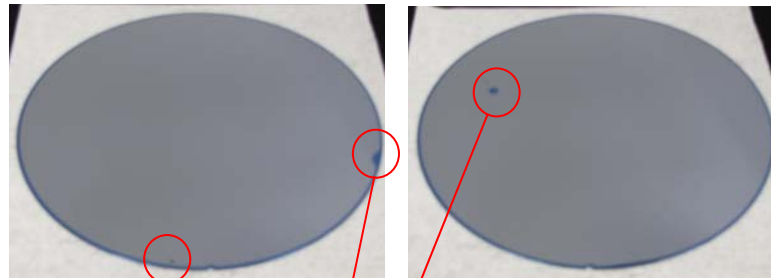
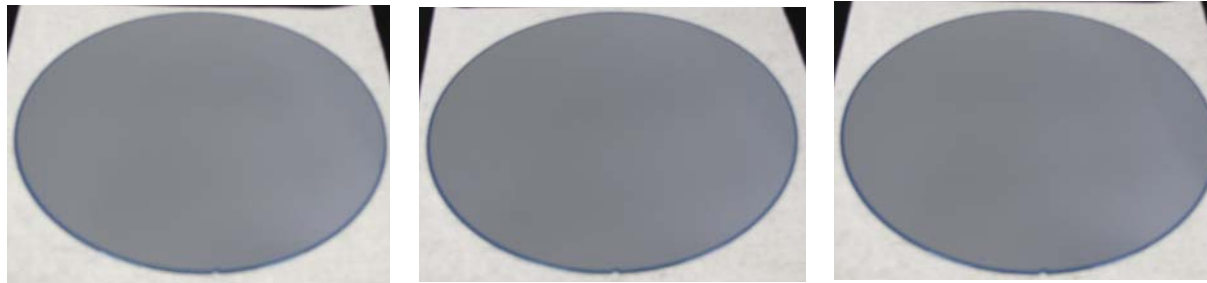
Fabrication des SOI <111>: Résultats

- 5 SOI <111> fabriqué
- Rugosité de surface Si < 0.2nm RMS
- Epaisseur Si = 220nm
- BOX 200nm



Fabrication des SOI <111>: Résultats

- Défauts de transfert mineur



Défauts de transfert (collage)

SOI <111> avec BOX plus épais ?

- Collage + grinding

